第五章 STC89C52 单片机中断系统

5.1 中断概念
5.2 STC89C52单片机中断系统
5.3 中断响应
5.4 中断程序的设计

第五章 STC89C52 单片机中断系统

- 本章主要内容：叙述中断概念和基本的中断术语，介绍STC89C52单片机中断系统的组成，详细叙述与中断有关的特殊功能寄存器各位功能和作用，叙述中断响应的硬件处理过程、中断服务子程序设计，最后以边沿触发的外部中断仿真示例结束。

第五章 STC89C52 单片机中断系统

5.1 中断概念

5.2 STC89C52单片机中断系统

- **5.2.1中断系统结构**
- **5.2.2 中断源**
- **5.2.3 中断请求标志**
- **5.2.4 中断控制寄存器**

5.3 中断响应

- **5.3.1 中断响应条件**
- **5.3.2 外部中断响应时间**
- **5.3.3 中断请求的撤销**

5.4 中断程序的设计

中断定义：

当机器正在执行程序的过程中，一旦遇到一些异常或特殊请求时，就停止正在执行的程序，而转入必要的处理，并在处理完毕后，立即返回断点继续执行。

中断响应过程

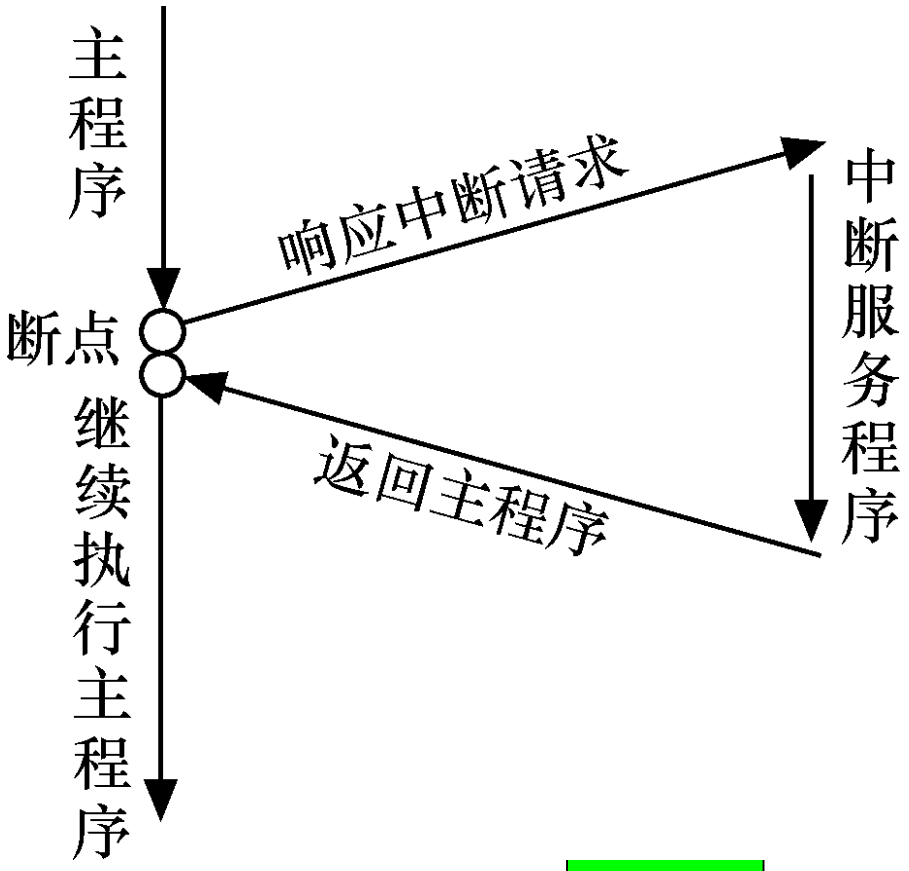
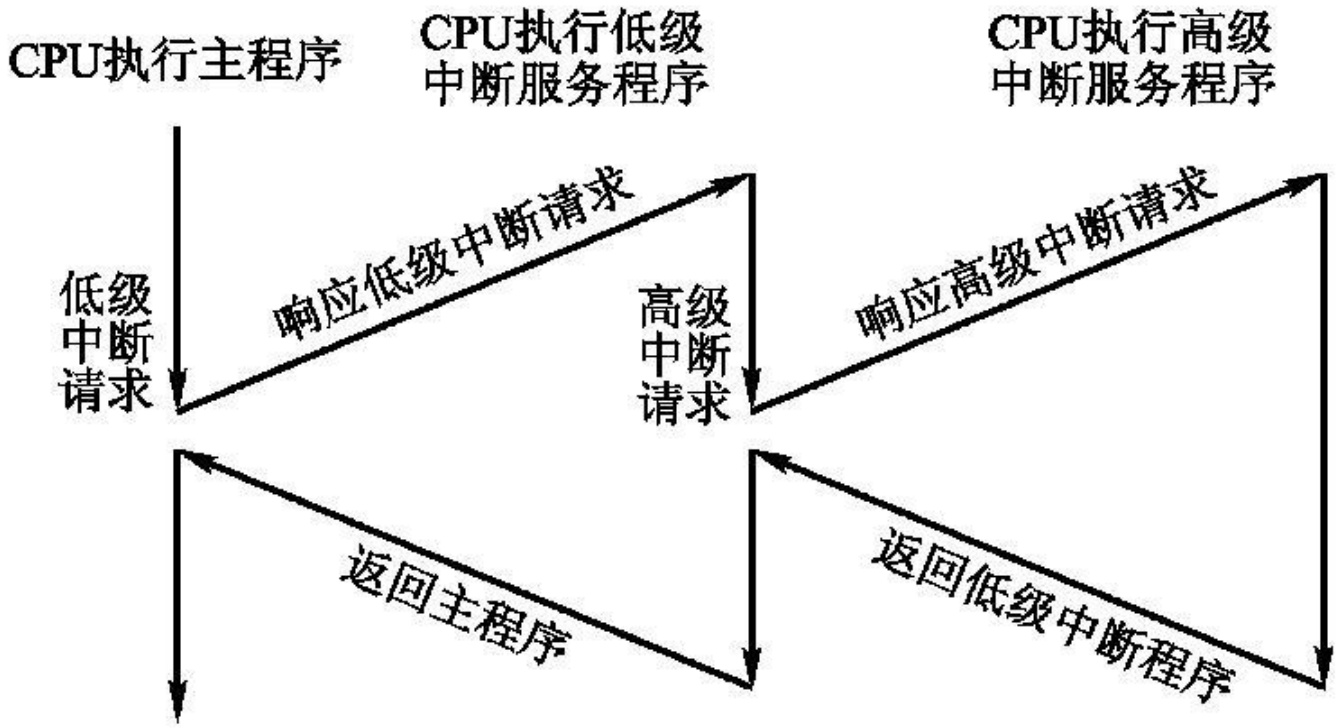


图5-1

关于中断有如下术语：

- 中断源：发出中断请求的设备称为中断请求源，简称中断源。
- 中断向量：所谓中断向量就是中断服务程序的入口地址。
- 中断响应：对于中断请求给出的处理。
- 中断嵌套：在中断服务程序中又响应了其它中断请求，该过程称为中断嵌套。

- 高优先级中断请求可以打断低优先级中断，反之，低优先级中断请求不可以打断高优先级及同优先级中断。当两个相同优先级中断同时产生时，将由查询次序来决定系统先响应哪个中断。

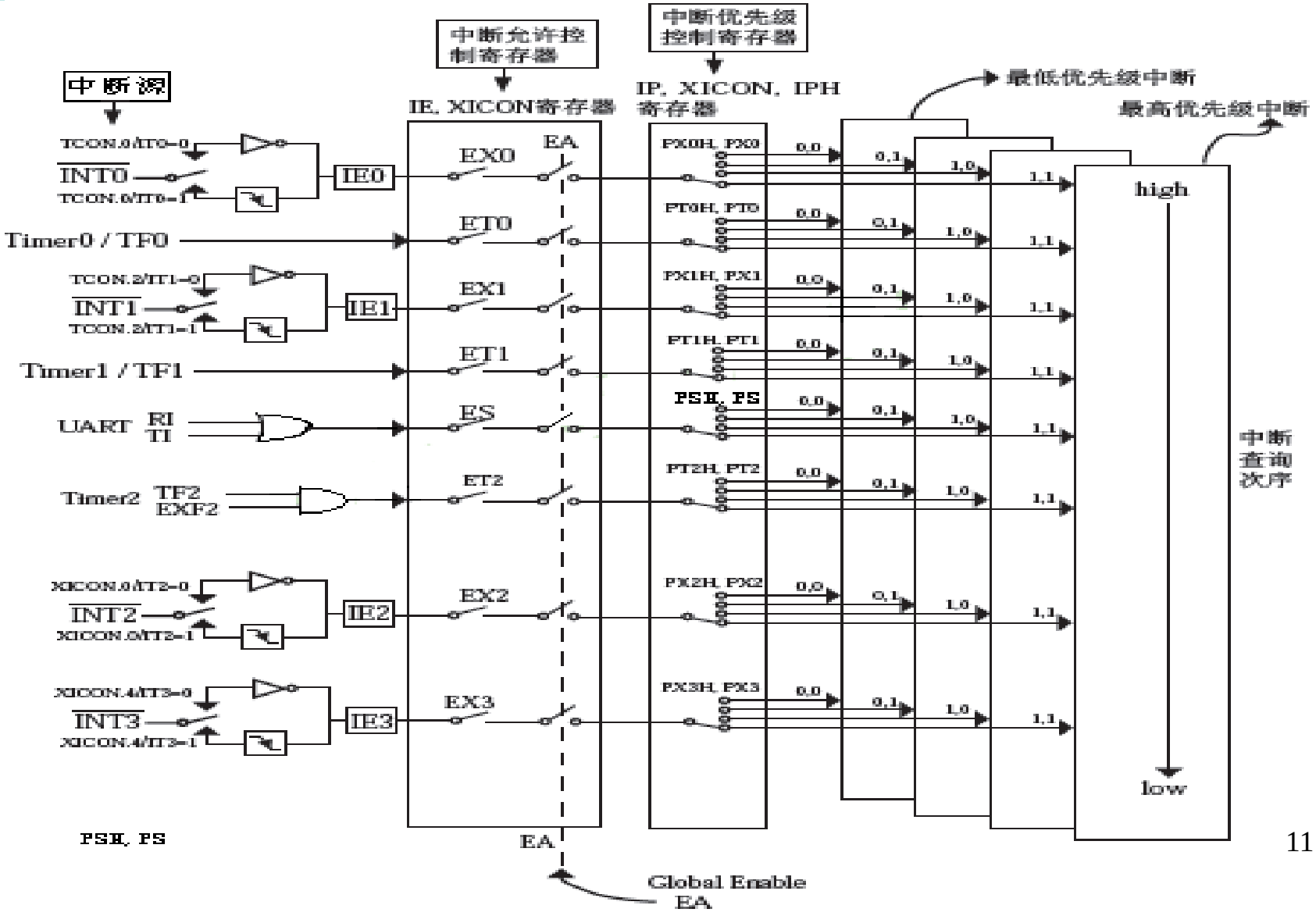

CPU执行主程序
CPU执行低级
中断服务程序
CPU执行高级
中断服务程序
低级
中断
请求
响应低级中断请求
高级
中断
请求
响应高级中断请求
返回主程序
返回低级中断程序

5.1 中断概念
5.2 STC89C52单片机中断系统
5.2.1中断系统结构
5.2.2 中断源
5.2.3 中断请求标志
5.2.4 中断控制寄存器
5.3 中断响应
5.3.1 中断响应条件
5.3.2 外部中断响应时间
5.3.3 中断请求的撤销
5.4 中断程序的设计

5.2 STC89C52单片机中断系统

- 5.2.1中断系统结构
- STC89C51系列单片机的中断系统由中断源、中断标志、中断允许控制寄存器和中断优先级控制寄存器等构成。
- 结构示意图如图5-2所示。

第五章 STC89C52 单片机中断系统



5.2.2 中断源

- 传统的51系列单片机5个基本中断源为：
  - 外部中断0（$\overline{\text{INT0}}$），中断服务程序入口地址为0003H，中断请求标志为IE0。
  - 定时器 0，中断服务程序入口地址为000BH，中断请求标志为TF0。
  - 外部中断1（$\overline{\text{INT1}}$），中断服务程序入口地址为0013H，中断请求标志为IE1
  - 定时器 1，中断服务程序入口地址为001BH，中断请求标志为TF1。
  - 串行口中断（UART），中断服务程序入口地址为0023H，中断请求标志为TI和RI，

- STC89C52单片机在5个中断源基础上增加三个中断源为：
  - 定时器 2，中断服务程序入口地址为002BH，中断请求标志为TF2和EXF2。
  - 外部中断2（$\overline{\text{INT2}}$），中断服务程序入口地址为0033H，中断请求标志为IE2。
  - 外部中断3（$\overline{\text{INT3}}$），中断服务程序入口地址为003BH，中断请求标志为IE3。
- 注意：此处INTi(i=0，1，2，3)，低电平有效。当外部有中断触发信号时，硬件自动将标志IEi（i=0，1，2，3）置1，定时器i（i=0，1，2）当定时时间到时，硬件自动将标志TFi（i=0，1，2）置1。

表5-1 中断源、中断向量地址和中断请求标志表

中断源	中断向量地址	中断查询次序	中断优先级设置	优先级0最低	优先级1	优先级2	优先级3最高	中断请求标志
$\overline{INT0}$	0003H	0(最优先)	PX0H PX0	0 0	0 1	1 0	1 1	IE0
Timer 0	000BH	1	PT0H PT0	0 0	0 1	1 0	1 1	TF0
$\overline{INT1}$	0013H	2	PX1H PX1	0 0	0 1	1 0	1 1	IE1
Timer 1	001BH	3	PT1H PT1	0 0	0 1	1 0	1 1	TF1
UART	0023H	4	PSH PS	0 0	0 1	1 0	1 1	RI + TI
Timer 2	002BH	5	PT2H PT2	0 0	0 1	1 0	1 1	TF2 + EXF2
$\overline{INT2}$	0033H	6	PX2H PX2	0 0	0 1	1 0	1 1	IE2
$\overline{INT3}$	003BH	7(最低)	PX3H PX3	0 0	0 1	1 0	1 1	IE3

返回

5.2.3 中断请求标志

- STC89C52单片机中断请求标志由TCON 、SCON、T2CON、XICON特殊功能寄存器相应位来锁定。

1. TCON

- 方式寄存器**TCON**（定时/计数器的控制寄存器）
- 字节地址：**88H**

	D7	D6	D5	D4	D3	D2	D1	D0
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
位地址	8FH	8EH	8DH	8CH	8BH	8AH	89H	88H

TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

IT0： $\overline{INT0}$**外部中断0的中断触发方式控制位。**

若IT0=0，电平触发,若IT0＝1，下降沿触发

IE0:外部中断0的中断请求标志

若IE0=0，无中断请求,若IE0=1，有中断请求

IT1： $\overline{INT1}$ **外部中断1的中断触发方式控制位**

IE1：外部中断1的中断请求标志

IT1,IE1含义类同外部中断0

TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

- **TF0：定时/计数器0 溢出中断请求标志**

计数器满产生溢出，它由硬件置位

若TF0=1有中断请求;若TF0=0无中断请求

TF1: 定时/计数器1 溢出中断请求标志

若TF1=1，有中断请求;若TF1=0无中断请求

注意:中断响应时,硬件会自动清标志位，也可由软件清0.

TR1、TR0这2位与中断系统无关，将在定时器/计数器一章中介绍

2. SCON

- 串行口控制寄存器**SCON**
- 字节地址：**98H,**可位寻址

	D7	D6	D5	D4	D3	D2	D1	D0
SCON							TI	RI
位地址							99H	98H

SCON							TI	RI

- **TI**：串行口发送中断请求标志位

  TI=1，CPU向串口的发送缓冲器SBUF写入1B的数据，就启动1帧串行数据的发送,送完后,硬件自动置位TI.

  TI=0，无发送中断请求
- **RI**：串行口接收中断请求标志位

  RI=1串行口接收完1个串行数据帧,硬件自动置位RI.

  RI＝0,无接收中断请求
- 注：响应串口中断时,硬件并不清中断标志位,由软件清0.

  复位后（SCON）=00H

3. T2CON

方式寄存器T2CON（定时/计数器2的控制寄存器）

字节地址：C8H,可位寻址。

	D7	D6	D5	D4	D3	D2	D1	D0
T2CON	TF2	-	-	-	-	-	-	-
位地址	CFH	CEH	CDH	CCH	CBH	CAH	C9H	C8H

T2CON	TF2	-	-	-	-	-	-	-

D7位为定时器/计数器2的溢出中断请求标志位TF2，若TF2=1有中断请求;若TF2=0无中断请求

D6-D0 这7位与中断系统无关，将在第6章定时器/计数器中介绍

4. XICON

- **XICON寄存器为附加的控制寄存器，字节地址为C0H，可位寻址。**

	D7	D6	D5	D4	D3	D2	D1	D0
XICON	-	-	IE3	IT3	-	-	IE2	IT2
位地址	C7H	C6H	C5H	C4H	C3H	C2H	C1H	C0H

XICON	-	-	IE3	IT3	-	-	IE2	IT2

IT2:外部中断2的中断触发方式控制位。

若IT2=0，电平触发，若IT2＝1，下降沿触发

IE2:外部中断2的中断请求标志

若IE2=0，无中断请求，若IE2=1，有中断请求

IT3：外部中断3的中断触发方式控制位

IE3：外部中断3的中断请求标志

IT3和 IE3含义类同外部中断2.

注意：对于D2、D3、D6、D7位功能将在本章5.2.4节讲解

5.2.4 中断控制寄存器

- STC89C52单片机中断控制寄存器由IE、XICON、IP、IPH组成，各中断源的中断控制寄存器见表5-6所示。

表5.6

表5-6 RC/RD+ 系列8051单片机中断特殊功能寄存器

寄存器	地址	名称	7	6	5	4	3	2	1	0	复位值
IE	A8H	中断允许寄存器	EA	-	ET2	ES	ET1	EX1	ET0	EX0	0000,0000
IP	B8H	中断优先级低位寄存器	-	-	PT2	PS	PT1	PX1	PT0	PX0	xx00,0000
IPH	B7H	中断优先级高位寄存器	PX3H	PX2H	PT2H	PSH	PT1H	PX1H	PT0H	PX0H	0000,0000
XICON	C0H	附加的中断控制寄存器	PX3	EX3	IE3	IT3	PX2	EX2	IE2	IT2	0000,0000

一、 中断允许控制寄存器

1. IE寄存器

IE寄存器的字节地址为A8H，可位寻址。

	D7	D6	D5	D4	D3	D2	D1	D0
IE	EA	—	ET2	ES	ET1	EX1	ET0	EX0
位地址	AFH	—	ADH	ACH	ABH	AAH	A9H	A8H

IE	EA	—	ET2	ES	ET1	EX1	ET0	EX0

EX0：外部中断0中断允许位。

ET0：定时/计数器0的溢出中断允许位。

EX1：外部中断1中断允许位。

ET1：定时/计数器1的溢出中断允许位。

ES：串行口中断允许位。

ET2：定时/计数器2的溢出/外部触发中断允许位。

EA：中断允许总开关

注意：各位都是：“1”允许中断，“0”禁止中断

- 若(IE)=85H问:哪些中断源打开,哪些被屏蔽?

(IE)=1000 0101,外部中断0和外部中断1打开,定时中断0、1、2和串行口中断被屏蔽。

- 若(IE)=05H问:哪些中断源打开,哪些被屏蔽?

(IE)=0000 0101,因总中断允许为0，所有中断都被屏蔽。

2. XICON寄存器

XICON寄存器的字节地址为C0H，可位寻址，

数据位	D7	D6	D5	D4	D3	D2	D1	D0
XICON	–	EX3	IE3	IT3	–	EX2	IE2	IT2
位地址	C7H	C6H	C5H	C4H	C3H	C2H	C1H	C0H

XICON	—	EX3	IE3	IT3	—	EX2	IE2	IT2

（1）EX2—附加的外部中断2中断允许位，
EX2=1中断允许，EX2=0中断禁止。
（2）EX3—附加的外部中断3中断允许位，
EX3=1中断允许，EX3=0中断禁止。

注意：

XICON寄存器中D7、D3功能在本章本节中断优先级控制寄存器叙述。

XICON寄存器中D0、D1、D4、D5位功能在本章5.2.3节已有介绍，此处不重复叙述。

【例1】 若允许片内3个定时器/计数器中断，并禁止其他中断源的中断请求，请编写设置IE的相应程序段。

（1）用位操作指令

```
CLR   ES
CLR   EX0
CLR   EX1
CLR   EX2
CLR   EX3
SETB  ET0
SETB  ET1
SETB  ET2
SETB  EA
```

（2）用字节操作指令

```
MOV   IE，#0AAH;10101010B
ANL   XICON,#10111011B
```

二、中断优先级控制寄存器

STC89C52单片机8个中断源硬件自动配置了相同优先级别的中断查询次序见表5-1，外部中断0最优先，依次是定时/计数器0、外部中断1、定时/计数器1、串行口中断、定时/计数器2、外部中断2、外部中断3为最低。STC89C52单片机有四级中断，通过软件来配置，由中断控制寄存器IP、IPH、XICON来设置。

表5-1

1. IP寄存器

IP寄存器是中断优先级低位寄存器，字节地址为B8H，可位寻址

数据位	D7	D6	D5	D4	D3	D2	D1	D0
IP	—	—	PT2	PS	PT1	PX1	PT0	PX0
位地址	—	—	BDH	BCH	BBH	BAH	B9H	B8H

返回

IP	—	—	PT2	PS	PT1	PX1	PT0	PX0

(D0)PX0—外部中断0中断优先级控制位低位
(D1)PT0—定时器0中断优先级控制位 低位
(D2)PX1—外部中断1中断优先级控制位 低位
(D3)PT1—定时器1中断优先级控制位 低位
(D4)PS—串行口中断优先级控制位 低位
(D5)PT2—定时器2中断优先级控制位 低位

- 注意：IP为各中断源中断优先级低位寄存器与各中断源中断优先级高位寄存器IPH配合来配置各个中断源的中断优先级，共有4级。

2. IPH寄存器

IPH寄存器是中断优先级高位寄存器，字节地址为B7H，不能进行位寻址

数据位	D7	D6	D5	D4	D3	D2	D1	D0
IPH	PX3H	PX2H	PT2H	PSH	PT1H	PX1H	PT0H	PX0H

返回

IPH	PX3H	PX2H	PT2H	PSH	PT1H	PX1H	PT0H	PX0H

(D0)PX0H—外部中断0中断优先级控制位高位
(D1)PT0H—定时器0中断优先级控制位高位
(D2)PX1H—外部中断1中断优先级控制位高位
(D3)PT1H—定时器1中断优先级控制位高位
(D4)PSH—串行口中断优先级控制位高位
(D5)PT2H—定时器2中断优先级控制位高位
(D6)PX2H—外部中断2中断优先级控制位高位
(D7)PX3H—外部中断3中断优先级控制位高位

- 注意：IP为各中断源中断优先级低位寄存器与各中断源中断优先级高位寄存器IPH配合来配置各个中断源的中断优先级，共有4级。

XICON	PX3	EX3	IE3	IT3	PX2	EX2	IE2	IT2

PX2位对应附加外部中断2优先级配置的低位，
PX3位对应附加外部中断3优先级配置的低位。

例如：将定时/计数器2设置为最高中断优先级3级，则有：

```
MOV   IP,#20H
MOV   IPH,#20H
```

返回

【例2】 IP、IPH寄存器初始化，STC89C52的两个外部中断0和1请求为最高优先级即3级，定时/计数器0和1为中断优先级2级，其他中断请求为最低优先级。编写初始化程序。

根据题意知：PX0H PX0=11，PX1H PX1=11，PT0H PT0=10,

PT1H PT1=10,PT2H PT2=00，PSH PS=00，PX2H PX2=00，PX3HPX3=0 0

```
MOV   IP,#05H        ;00000101
MOV   IPH,#0FH       ;00001111
MOV   XICON,#55H     ;外部中断2和3下降沿触发，中断允许
```

IP　　IPH　　XICON

5.1 中断概念
5.2 STC89C52单片机中断系统
5.2.1中断系统结构
5.2.2 中断源
5.2.3 中断请求标志
5.2.4 中断控制寄存器
5.3 中断响应
5.3.1 中断响应条件
5.3.2 外部中断响应时间
5.3.3 中断请求的撤销
5.4 中断程序的设计

5.3 中断响应

中断响应的过程：

首先由硬件**自动生成一条长调用指令**“LCALL addr16”。就是程序存储区中**相应的中断入口地址**。

例如，对于外部中断0的响应，硬件自动生成的长调用指令为　　**LCALL　0003H**

首先将程序计数器**PC的内容压入堆栈**以保护断点，再将**中断入口地址装入PC**，使程序转向响应中断请求的中断入口地址。

表5-1

各中断源服务程序的**入口地址**，如表5-1所示。

5.3.1 中断响应条件

1. 响应中断请求的条件:

四个必要条件:

1)CPU开中断,即EA=1.

2)该中断源对应的中断请求标志为1.

3)该中断源的中断允许位=1

4)无同级或更高级中断正在被服务.

中断响应是有条件的，当遇到下列**三种情况**之一时，中断响应被封锁：

（1）CPU**正在处理同级或更高优先级**的中断。

（2）所查询的机器周期**不是当前正在执行指令的最后一个机器周期**。只有在当前指令执行完毕后，才能进行中断响应，以确保当前**指令执行的完整性**。

（3）正在执行的指令是RETI或是访问IE或IP的指令。因为按照STC89C52中断系统的规定，在执行完这些指令后，需要再执行完一条指令，才能响应新的中断请求。

如果存在上述三种情况之一，CPU不能立刻对中断进行响应。

例：中断查询确认后，STC89C52单片机在下列各种运行情况下，能立即进行响应的是（D）。

A. 当前正在进行高优先级中断处理

B. 当前正在执行RETI指令

C. 当前指令是DIV指令，且正处于取指令的机器周期

D. 当前指令是MOV A,R3

5.3.2 外部中断的响应时间

使用**外部中断**时，需考虑从**外部中断请求到转向中断入口地址所需的时间**。

外部中断的**最短响应时间为3个机器周期**。其中中断请求**标志位查询占1个机器周期**，而这个机器周期恰好处于指令的最后一个机器周期。在这个机器周期结束后，中断即被响应，CPU接着执行一条**硬件子程序调用指令LCALL**到相应中断服务程序入口，**需要2个机器周期**。

外部中断响应的**最长时间为8个机器周期**。在CPU进行中断标志查询时，刚好才开始执行RETI或访问IE或IP的指令，需执行完指令再继续执行一条指令后，才响应中断。

执行RETI或访问IE或IP的指令，最长需要**2个机器周期**

接着再执行一条指令，最长指令（乘法指令MUL和除法指令DIV）来算，也只有**4个机器周期**。再加上硬件子程序调用指令LCALL的执行，需要**2个机器周期**，所以，外部中断响应的最长时间为8个机器周期。

如果已经在**处理同级或更高级中断**，外部中断请求的响应时间取决于正在执行的中断服务程序的处理时间，这种情况下，响应时间就无法计算了。

这样，在一个**单一中断**的系统里，STC89C52单片机对外部中断请求的响应时间总是在**3～8个机器周期**之间

5.3.3 中断请求的撤销

某个中断请求被响应后，就存在着一个中断请求的撤销问题。

1. 定时器/计数器中断请求的撤销

在中断响应后，硬件会自动把中断请求标志位（TF0、TF1）清0，**自动撤销**，TF2或EXF2使用软件清零。如CLR TF2 或CLR EXF2

2. 外部中断请求的撤销

（1）跳沿方式外部中断请求的撤销

包括两项：**中断标志位清0**和**外中断信号的撤销**。

中断标志位清0是在中断响应后由硬件自动完成的。**外中断请求信号的撤销**，由于跳沿信号过后也就消失了，自动撤销。

（2）电平方式外部中断请求的撤销

电平方式外中断请求的撤销，其中断请求标志自动撤销，但中断请求信号的低电平可能继续存在，为此，除了标志位清“0”之外，还需在中断响应后把中断请求信号输入引脚从低电平强制改变为高电平，如图5-3所示。

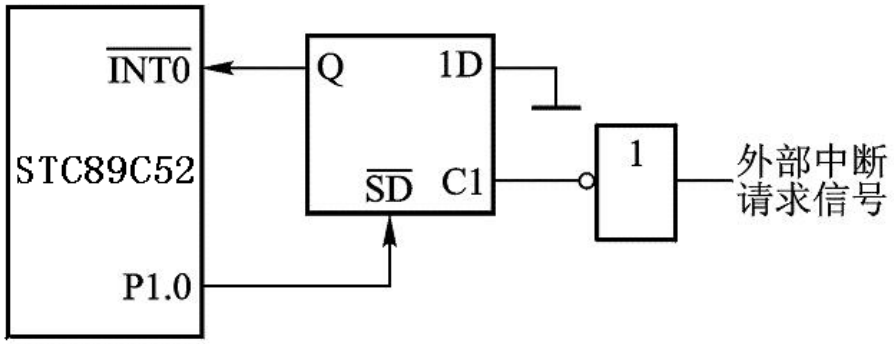


图5-3　电平方式的外部中断请求的撤销电路

3. 串行口中断请求的撤销

响应串行口的中断后，CPU无法知道是接收中断还是发送中断，还需测试这两个中断标志位，以**判定是接收操作还是发送操作**，然后才清除。所以串行口中断请求的撤销**只能使用软件的方法**，在中断服务程序中进行，即用如下指令在中断服务程序中对串行口中断标志位进行清除：

```
CLR   TI      ；清TI标志位
CLR   RI      ；清RI标志位
```

例：在STC89C52单片机的中断请求源中，需要外加电路实现中断撤销的是（ A ）。

A. 电平方式的外部中断
B. 脉冲方式的外部中断
C. 外部串行中断
D. 定时中断

5.1 中断概念
5.2 STC89C52单片机中断系统
5.2.1中断系统结构
5.2.2 中断源
5.2.3 中断请求标志
5.2.4 中断控制寄存器
5.3 中断响应
5.3.1 中断响应条件
5.3.2 外部中断响应时间
5.3.3 中断请求的撤销
5.4 中断程序的设计

一、中断程序设计任务

1)设置IE

2)设置IP（IPH, XICON）

3)若为外部中断,需设置触发方式.

4)编写中断服务程序,处理中断请求.

二、采用中断时的程序结构:

```
    ORG   0000H
    LJMP  MAIN
    ORG   中断入口地址
    LJMP  INT
MAIN:   主程序

INT:    中断服务程序
```

三、中断服务程序流程

关中断
↓
现场保护
↓
开中断
↓
中断处理
↓
关中断
↓
现场恢复
↓
开中断
↓
中断返回

设现场保护只将PSW寄存器和累加器A的内容压入堆栈中保护。一个典型的中断服务子程序如下：

```
INT:    CLR     EA          ；CPU关中断
        PUSH    PSW         ；现场保护
        PUSH    Acc
        SETB    EA          ；总中断允许
        中断处理段
        CLR     EA          ；关中断
        POP     Acc         ；现场恢复
        POP     PSW
        SETB    EA          ；总中断允许
        RETI                ；中断返回，恢复断点
```

【例5-3】根据图5-3所示，外部中断1为边沿触发的外部中断源，当按下按键K1，产生外部中断1信号，单片机读取输入信号P1.0-P1.3引脚，将采样到信号转换为输出信号去驱动相应发光二极管的亮灭，单片机的工作频率为11.0592MHz，编写相应驱动程序。

图5-3

本章重点

- 1、中断概念及其响应时间。
- 2、中断优先级及其查询次序。
- 3、中断相关寄存器：与中断请求标志相关的TCON、SCON及其扩展的T2CON和XICON；与中断允许控制和中断优先级控制相关的IE、IP及其扩展的XICON和IPH。
- 4、各中断源中断请求撤销的方式。
- 5、中断程序设计基本任务：设置IE、设置IP、设置外部中断触发方式、编写中断服务子程序。